

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2004年8月5日 (05.08.2004)

PCT

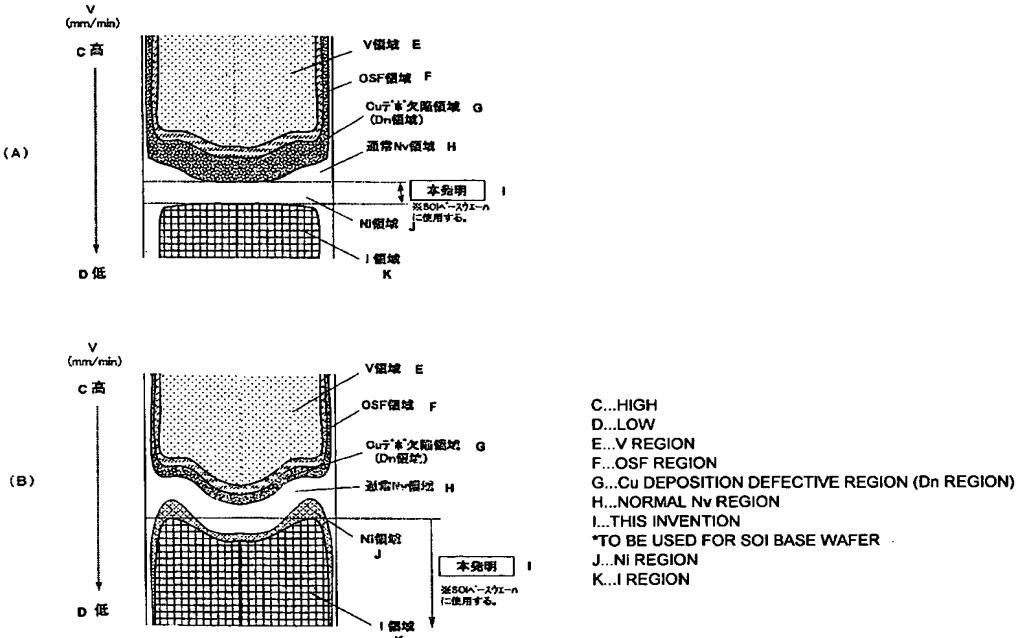
(10)国際公開番号
WO 2004/066390 A1

- (51) 国際特許分類⁷: H01L 27/12, C30B 29/06
- (21) 国際出願番号: PCT/JP2004/000547
- (22) 国際出願日: 2004年1月22日 (22.01.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-015396 2003年1月23日 (23.01.2003) JP
特願2003-015072 2003年1月23日 (23.01.2003) JP
- (71) 出願人(米国を除く全ての指定国について): 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO.,LTD.) [JP/JP]; 〒1000005 東京都千代田区丸の内1丁目4番2号 Tokyo (JP).
- (72) 発明者: および
(75) 発明者/出願人(米国についてのみ): 櫻田昌弘 (SAKURADA, Masahiro) [JP/JP]; 〒9618061 福島県西白河郡西郷村大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP). 三田村伸晃 (MITAMURA, Nobuaki) [JP/JP]; 〒9618061 福島県西白河郡西郷村大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP). 布施川泉 (FUSEGAWA, Izumi) [JP/JP]; 〒9618061 福島県西白河郡西郷村大字小田倉字大平150番地 信越半導体株式会社 半導体白河研究所内 Fukushima (JP).
- (74) 代理人: 好宮幹夫 (YOSHIMIYA, Mikio); 〒1110041 東京都台東区元浅草2丁目6番4号上野三生ビル4F Tokyo (JP).

[統葉有]

(54) Title: SOI WAFER AND PRODUCTION METHOD THEREFOR

(54) 発明の名称: SOI ウエーハ及びその製造方法



WO 2004/066390 A1

(57) Abstract: An SOI wafer having a silicon active layer formed by pasting together via an oxide film a base wafer and a bond wafer respectively consisting of silicon single crystals before the bond wafer is formed into a thin film, characterized in that the above base wafer is a silicon single crystal grown by a Czochralski method, and the entire surface of this wafer is an N region outside an OSF region and does not contain a defective region detected by a Cu deposition method, or the entire surface of this wafer includes an I region that is outside the OSF region, does not contain a defective region detected by a Cu deposition method, and includes a dislocation cluster caused by interstitial silicon. Accordingly, the SOI wafer can retain a high insulation feature, and is high in electrical reliability during a device production process even when the interlayer insulating oxide film is formed to be as thin as up to 100 nm.

[統葉有]



(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,

SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 國際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: それぞれシリコン単結晶からなるベースウェーハとボンドウェーハとを、酸化膜を介して貼り合わせた後、前記ボンドウェーハを薄膜化することによりシリコン活性層が形成されたSOIウェーハであって、前記ベースウェーハが、チョクラルスキー法により育成されたシリコン単結晶であり、該ウェーハ全面がOSF領域の外側のN領域であり、且つCuデポジション法により検出される欠陥領域を含まないもの、または、該ウェーハ全面がOSF領域の外側であって、Cuデポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むものからなることを特徴とするSOIウェーハ。これにより、層間絶縁酸化膜の厚さが例えば100nm以下となるほど極めて薄く形成した場合であっても、高絶縁性が維持され、デバイス作製工程における電気的信頼性が高いSOIウェーハが提供される。

1
明 細 書

S O I ウエーハ及びその製造方法

5 技術分野

本発明は、S O I ウエーハ、特に、電気的信頼性が極めて高い高品質のS O I ウエーハ及びその製造方法に関する。

背景技術

10 従来、デバイス用基板として、支持基板上にシリコン活性層（S O I 層）が形成されたS O I ウエーハが広く利用されている。このようなS O I ウエーハの製造方法として、例えば、2枚のシリコンウエーハ同士を酸化膜を介して貼り合わせて製造する、いわゆる貼り合わせ法が知られている。

15 貼り合わせ法の一つであるイオン注入剥離法では、シリコン活性層となるシリコンウエーハ（ボンドウエーハ）あるいは支持基板となるシリコンウエーハ（ベースウエーハ）の表面に絶縁層として酸化膜（埋め込み酸化膜、層間絶縁酸化膜などとも呼ばれる）を形成し、ボンドウエーハの片側の表面から水素等のイオンをイオン注入してウエーハ内部にイオン注入層（微小気泡層）を形成する。さらに、ボンドウエーハのイオン注入した側の面を、酸化膜を介してベースウエーハと貼り合わせた後、熱処理によりイオン注入層を境界として剥離する。これによりベースウエーハ上に酸化膜を介して薄いシリコン活性層が形成されたS O I ウエーハを得ることができる。なお、剥離後、シリコン活性層とベースウエーハとの結合力を高めるための熱処理（結合熱処理）や、表面の酸化膜を除去するためのフッ酸洗浄などを行う場合もある。

このようなS O I ウエーハの製造に使用するシリコンウエーハとしては、一般的に、チョクラルスキー法（C Z 法）により育成されたシリコン単結

晶を用いることができるが、近年、シリコン活性層や埋め込み酸化膜の薄膜化要求が増しており、使用するシリコンウェーハの品質要求が厳しくなっている。

特に、シリコン活性層となるボンドウェーハについては、欠陥の少ない
5 シリコン単結晶を育成し、これから得た高品質のシリコンウェーハを使用
することが提案されている。

ここで、チョクラルスキー法によりシリコン単結晶を育成する際の引き
上げ速度と、育成されるシリコン単結晶の欠陥との関係について説明する。

通常の結晶中固液界面近傍の温度勾配 G が大きい炉内構造（ホットゾーン：HZ）を使用したCZ引上げ機で結晶軸方向に成長速度
10 V を高速から低速に変化させた場合、図9に示したような欠陥分布
Vを高速から低速に変化させた場合、図9に示したような欠陥分布
図として得られることが知られている。

図9においてV領域とは、空孔（vacancy）、つまりシリコン原子の不足から発生する凹部、穴のようなものが多い領域であり、I領域とは、余分なシリコン原子である格子間シリコンが存在することにより発生する転位や余分なシリコン原子の塊が多い領域のことである。そして、V領域とI領域の間には、原子の不足や余分が無い（少ない）ニュートラル（Neutral、以下Nと略記することがある）領域が存在し、また、V領域の境界近辺にはOSF（酸化誘起積層欠陥、Oxidation Induced Stacking Fault）と呼ばれる欠陥が、結晶成長軸に対する垂直方向の断面で見た時に、リング状に分布（以下、OSFリングということがある）していることも確認されている。

そして、成長速度が比較的高速の場合には、空孔型の点欠陥が集合したボイド起因とされているFPD、LSTD、COP等のグローブイン欠陥が結晶径方向全域に高密度に存在し、これらの欠陥が存在する領域はV領域となる。また、成長速度の低下に伴い、OSFリングが結晶の周辺から発生し、このリングの外側（低速側）に

N領域が発生し、さらに、成長速度を低速にすると、OSFリングがウエーハの中心に収縮して消滅し、全面がN領域となる。さらに低速にすると、格子間シリコンが集合した転位ループ起因と考えられているL/D (Large Dislocation: 格子間転位ループの略号、LSEPD、LFPD等) の欠陥（巨大転位クラスター）が低密度に存在し、これらの欠陥が存在する領域はI領域(L/D領域ということがある)となる。

そして、V領域とI領域の中間でOSFリングの外側のN領域は、空孔起因のFPD、LSTD、COPも、格子間シリコン起因のLSEPD、LFPDも存在しない領域となる。なお、最近では、N領域をさらに分類すると、図9に示されているように、OSFリングの外側に隣接するN_v領域（空孔の多い領域）とI領域に隣接するN_i領域（格子間シリコンが多い領域）とがあり、N_v領域では、熱酸化処理した際に酸素析出量が多く、N_i領域では酸素析出が殆ど無いことがわかっている。

このようなN領域は、従来、ウエーハ面内では一部分にしか存在しなかったが、引上げ速度(V)と結晶固液界面軸方向温度勾配(G)の比であるV/Gを制御することで図9に示されるようにN領域が横全面（ウエーハ全面）に広がった結晶も製造できるようになっている。

そこで、SOIウエーハの製造においても、ボンドウエーハとして全面N領域となるシリコン単結晶ウエーハを用いる方法が提案されている。例えば、チョクラルスキ法によりシリコン単結晶を引上げる際、引き上げ速度Vと引上げ軸方向の結晶固液界面の温度勾配Gとの比(V/G)を所定の範囲内に制御してシリコン単結晶を引上げ、ボンドウエーハとして、N領域のシリコンウエーハを使用したSOIウエーハが提案されている（例えば、特開2001-146498号公報（第5-8頁）及び特開2001-44398号公報（第2-4頁、図1）参照。）。一方、ベースウエーハについては、本来、絶縁膜を介したSOI層

を支持するために必要なものであり、その表面に直接素子形成が行われるわけではない。そのため、抵抗値などが製品規格から外れたダミーグレードのシリコンウエーハをベースウエーハとして使用することも提案されている（特開平11-40786号公報参照。）。

一般的には、ベースウエーハとしては、品質と生産性の向上等を考慮し、図9に示されるように高速の引き上げ速度で成長させたV領域、あるいはOSF領域やNV領域を一部に含む程度のシリコン単結晶を育成し、このように高速成長させたシリコン単結晶から鏡面状に加工したシリコンウエーハが広く使用されている。

前記のように高速成長させたシリコン単結晶から得たシリコンウエーハの表面およびバルク内は空孔が集合したCOPのような空孔欠陥が高密度に形成されており、表面にサイズが50nm以上の微小ピット欠陥が多数存在している。そして、このような微小ピット欠陥が多数存在するシリコンウエーハをベースウエーハとして使用してSOIウエーハを製造すると、特に、近年要求されている埋め込み酸化膜の厚さを薄く形成した場合、高絶縁性が維持されず、電気的信頼性を損なうという問題が生じてきた。

発明の開示

そこで、本発明はこのような問題に鑑みてなされたもので、埋め込み酸化膜の厚さが例えば100nm以下となるほど極めて薄く形成した場合であっても、高絶縁性が維持され、デバイス作製工程における電気的信頼性が高いSOIウエーハを提供することを目的とする。

上記目的を達成するため、本発明によれば、それぞれシリコン単結晶からなるベースウエーハとボンドウエーハとを、酸化膜を介して貼り合わせた後、前記ボンドウエーハを薄膜化することによりシリコン活性層が形成されたSOIウエーハであって、前記ベースウエーハが、チョクラルスキ法により育成されたシリコン単結晶であり、該ウエーハ全面がOSF領域の外側のN領域であり、且つC

u デポジション法により検出される欠陥領域を含まないもの、または、該ウエーハ全面が O S F 領域の外側であって、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含むものからなることを特徴とする SOI ウエーハが提供される。

このようにベースウエーハの全面が O S F 領域の外側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まない CZ シリコン単結晶からなる SOI ウエーハであれば、ベースウエーハの表面に微小欠陥が存在しないため、ベースウエーハ上の埋め込み酸化膜の厚さが例えば 100 nm を下回るような薄いものの場合でも、ベースウエーハ表面の欠陥の影響を受けて絶縁破壊特性の劣化が生じることがなく、電気的信頼性が極めて高い SOI ウエーハとなる。

一方、ベースウエーハの全面が O S F 領域の外側であって、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含む CZ シリコン単結晶からなる SOI ウエーハであれば、ベースウエーハの表面に微小な空孔欠陥が存在しないため、ベースウエーハ上の埋め込み酸化膜の厚さが例えば 100 nm を下回るような薄い場合でも、ベースウエーハ表面の空孔欠陥の影響を受けて絶縁破壊されることはなく、電気的信頼性が極めて高い SOI ウエーハとなる。また、ベースウエーハを構成する、例えばウエーハ全面が I 領域となるようなシリコンウエーハは比較的容易に製造することができるので、安価なものとなる。

この場合、SOI ウエーハは、前記ボンドウエーハにイオン注入を行い、形成されたイオン注入層で剥離することで前記ボンドウエーハの薄膜化を行いうイオン注入剥離法により形成されたものであることが好ましい。

貼り合わせ法としては、ボンドウェーハとベースウェーハを貼り合わせた後、ボンドウェーハを研削・研磨により薄膜化して S O I ウエーハとすることもできるが、この場合 S O I 層の厚さは比較的厚いものとなる。一方、イオン注入剥離法によれば、イオン注入層の深さ、すなわち S O I 層の厚さを近年要求されている極めて薄いレベルとすることができます、極めて高品質の S O I ウエーハとすることができます。
5

前記酸化膜の厚さは、10～100 nm の範囲とすることができる。

10 近年、埋め込み酸化膜の厚さを例えば 50 nm 程度とすることが要求されているが、本発明の S O I ウエーハは、このように極めて薄い酸化膜を形成したものとしても、絶縁破壊特性が劣化されず、高絶縁性が保たれたものとなる。

また、前記シリコン活性層は、チョクラルスキー法により育成されたシリコン単結晶であり、全面にわたって O S F 領域の外側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まないものからなることが好ましい。
15

20 このようにシリコン活性層も全面が O S F 領域の外側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まない C Z シリコン単結晶からなるものであれば、デバイス形成領域に欠陥がないものとなるし、また、弗酸洗浄を行ってもシリコン活性層の欠陥に起因してシリコン活性層や埋め込み酸化膜が破壊されることもない、極めて高品質の S O I ウエーハとなる。

さらに本発明によれば、上記のような S O I ウエーハを製造する方法も提供される。すなわち、少なくとも、それぞれシリコン単結晶からなるベースウェーハとボンドウェーハのうち少なくとも一方に酸化膜を形成する工程と、ボンドウェーハにイオン注入することによりイオン注入層を形成する工程と、該ボンドウェーハのイオン

注入した側の面を、前記酸化膜を介してベースウェーハと貼り合わせる工程と、前記イオン注入層を境界として剥離を行う工程とを有するS O I ウエーハの製造方法において、前記ベースウェーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、
5 該ウエーハ全面が、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するO S F 領域より低速側のN領域であり、且つC u デポジション法により検出される欠陥領域を含まないもの、または、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するO S F 領域より低速側であって、
10 C u デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むものを使用することを特徴とするS O I ウエーハの製造方法が提供される。

イオン注入剥離法によりS O I ウエーハを製造する際、ベースウェーハとして、上記のようにウエーハ全面が無欠陥となるC Zシリコン単結晶ウエーハを使用すれば、たとえ埋め込み酸化膜が1 0 0 n mを下回る厚さに形成しても、結合熱処理等の際にベースウェーハに存在する欠陥に起因して酸化膜の絶縁破壊特性が劣化されるようなことはなく、電気的信頼性の高い高品質のS O I ウエーハを製造することができる。
15

一方、イオン注入剥離法によりS O I ウエーハを製造する際、ベースウェーハとして、上記のようにC u デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むC Zシリコン単結晶ウエーハを使用すれば、たとえ埋め込み酸化膜が1 0 0 n mを下回る厚さに形成しても、結合熱処理等の際にベースウェーハに存在する空孔欠陥に起因して酸化膜の絶縁破壊特性が劣化されるようなことはなく、電気的信頼性の高い高品質のS O I ウエーハを製造することができる。また、ベースウェーハとして使用する、例えばウエーハ全面がI領域

となるシリコンウエーハは制御範囲を広くすることができ比較的容易に製造することができるので、高品質のSOIウエーハを容易に、かつ低コストで製造することができる。

これらの場合、ボンドウエーハは、チョクラルスキー法により育成されたシリコン単結晶であり、該ウエーハ全面が、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するOSF領域より低速側のN領域であり、且つCuデポジション法により検出される欠陥領域を含まないものを使用することが好みしい。

10 このようにボンドウエーハとして無欠陥のものを使用してSOIウエーハを製造すれば、SOI層に形成されるデバイスに悪影響を及ぼすことがないし、層間酸化膜の絶縁破壊特性の劣化も確実に防ぐことができる、極めて高品質のSOIウエーハを製造することができる。

また、最近、イオン注入剥離法でSOIウエーハを製造した場合、剥離したボンドウエーハ（剥離ウエーハ）を再生処理してベースウエーハ（あるいはボンドウエーハ）として再利用する方法が提案されている（例えば、特開平11-297583号公報参照。）。従って、上記のような無欠陥のボンドウエーハを使用し、その後剥離ウエーハを再生処理してベースウエーハまたはボンドウエーハとして再利用すれば、製造コストを低く抑えて高品質のSOIウエーハを製造することができる。

以上のように、本発明によれば、ベースウエーハの全面がN領域であり、且つCuデポジション法により検出される欠陥領域を含まないものからなるSOIウエーハが提供される。このようなSOIウエーハであれば、たとえ埋め込み酸化膜の厚さが100nm以下であっても優れた絶縁特性を保つため、これを使用してデバイスを作製すれば、電気特性に優れたデバイスを高歩留りで作製することができる。

また、本発明によれば、ベースウエーハの全面がOSF領域の外側

であって、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含む SOI ウエーハが提供される。この場合、ベースウエーハは比較的容易に製造することができるため、製造コストを低く抑えることもできる。

5

図面の簡単な説明

図 1 は、本発明に係る SOI ウエーハの製造工程の一例を示すフロー図である。

図 2 (A) は、本発明に係る SOI ウエーハを製造する際に使用する結晶の領域の一例を表す説明図である。

図 2 (B) は、本発明に係る SOI ウエーハを製造する際に使用する結晶の領域の他の例を表す説明図である。

図 3 は、本発明で使用することができる CZ シリコン単結晶製造装置の一例である。

図 4 (A) は、単結晶成長速度と結晶切断位置の関係を示す関係図である。

図 4 (B) は、成長速度と各領域を示す説明図である。

図 5 は、Cu デポジション評価試料の作製方法を示す説明図である。

図 6 は、結晶縦割り加工断面の (A) ウエーハライフタイム及び (B) Cu デポジション欠陥を示す図である。

図 7 は、実験 2 における成長速度と結晶切断位置を示す図である。

図 8 は、Cu デポジション法により各結晶領域の欠陥分布を示す図である。

(A) V 領域

25 (B) N 領域 (Cu デポジション欠陥発生)

(C) N 領域 (Cu デポジション欠陥なし)

図 9 は、結晶領域を説明する説明図である。

図 10 (A) は、単結晶成長速度と結晶切断位置の関係を示す関係図

である。

図10（B）は、成長速度と各領域を示す説明図である。

図11は、育成した各シリコン単結晶の成長速度を示す説明図である。

5 図12は、Cuデポジション法による欠陥分布を示す図である。

(A) V領域のベースウェーハ

(B) I領域のベースウェーハ (Cuデポジション欠陥なし)

発明を実施するための最良の形態

10 以下、本発明についてさらに詳しく説明する。

本発明者らは、貼り合わせ法によるSOIウェーハのベースウェーハが埋め込み酸化膜に及ぼす影響について詳細な調査を行った。その結果、従来一般的に使用されている高速成長させたシリコン単結晶、すなわち、表面に50nm以上の空孔型の微小欠陥が多数存在するようなシリコンウェーハを使用してSOIウェーハを製造すると、埋め込み酸化膜が数百nm以上といった十分な厚さを有している場合にはベースウェーハの影響による絶縁破壊特性の劣化のような問題は生じ難いが、100nmを下回るような薄膜である場合にはベースウェーハの影響により絶縁性の維持に障害が生じるおそれがあることが分かった。特に、近年要求されつつある50nmレベルの埋め込み酸化膜とした場合、従来のVリッヂベースウェーハでは、結合熱処理等の際に埋め込み酸化膜に影響を与え、高絶縁性が維持できず、電気的信頼性を損なう可能性が極めて高いことが分かった。

そこで、本発明者らは、ベースウェーハの微小欠陥を低減させることで、埋め込み酸化膜を100nm以下に形成した場合でも絶縁破壊特性の劣化が生じない電気的信頼性の高いSOIウェーハとすることができると考え、さらに以下のような調査及び検討を行った。

まず、シリコン単結晶を引き上げる際、結晶肩から直胴尾部にかけて高速から低速へ漸減させた場合、前記したように、ある成長速

度に達したときにOSFがシュリンクし、その後、さらに低速領域でNv、Ni、I（巨大転位クラスタ発生）領域の順に各相が形成されることが知られている。また、最近では、図2（A）に示されるように、Nv領域にはOSF消滅直後にCuデポジション法により欠陥が検出される領域（以下、Cuデポジション欠陥領域という場合がある。）が一部存在することも分かった（例えば、特開2002-201093号公報参照。）。

なお、Cuデポジション法とは、半導体ウエーハの欠陥の位置を正確に測定し、半導体ウエーハの欠陥に対する検出限度を向上させ、より微細な欠陥に対しても正確に測定し、分析できるウエーハの評価法である。

具体的なウエーハの評価方法は、ウエーハ表面上に所定の厚さの絶縁膜を形成させ、前記ウエーハの表面近くに形成された欠陥部位上の絶縁膜を電気的に破壊して欠陥部位にCu等の電解物質を析出（デポジション）するものである。つまり、Cuデポジション法は、Cuイオンが溶存する液体の中で、ウエーハ表面に形成した酸化膜に電位を印加すると、酸化膜が劣化している部位に電流が流れ、CuイオンがCuとなって析出することを利用した評価法である。酸化膜が劣化し易い部分にはCOP等の欠陥が存在していることが知られている。

Cuデポジションされたウエーハの欠陥部位は、集光灯下や直接的に肉眼で分析してその分布や密度を評価することができ、さらに顕微鏡観察、透過電子顕微鏡（TEM；Transmission Electron Microscope）または走査電子顕微鏡（SEM；Scanning Electron Microscope）等でも確認することができる。

そして本発明者らは、これらの領域における欠陥についてさらなる調査を行った。

具体的には、シリコン単結晶成長の高速から低速へ漸減する際、

O S F 消滅直前の V 領域を表面検査装置 (M A G I C S ; 商品名) による座標同定後、集束イオンビーム (F I B ; Focused Ion Beam) 加工を施し、そのポイントの T E M 観察を行ったところ、約 2 0 n m の微小ピット欠陥の存在が確認された。また、V 領域は
5 O S F 消滅直前の領域ほどボイドが微細化するが、V 領域の微小ピット欠陥は、相当微細なものであっても初期酸化膜耐圧 (T Z D B ; Time Zero Dielectric Breakdown) 特性を著しく劣化させる。

一方、シリコン単結晶成長の高速から低速へ漸減の際、O S F 消滅直後の Cu デポジション欠陥領域については、V 領域のように顕著な耐圧レベルの劣化はなく、T Z D B 特性が面内ほぼ 1 0 0 % の領域で C モードを示すものの、経時絶縁破壊 (T D D B ; Time Dependent Dielectric Breakdown) 特性においてやや劣化が見られた。

このような調査、検討の結果、最近、一部のデバイス向けに要求されている埋め込み酸化膜の薄膜化が進むと、ボンドウェーハ、すなわちシリコン活性層が、従来使用されている V 領域や O S F 領域、あるいは N 領域でも Cu デポジション欠陥領域が存在するシリコン単結晶ウェーハからなる場合に限らず、そのようなシリコンウェーハをベースウェーハに用いた場合でも、酸化膜の絶縁性に対する障害となり、電気特性に係る不良が生じ得ることが分かった。

また、これらの領域に存在する空孔型欠陥は、結合熱処理の際に埋め込み酸化膜の膜質の劣化を招く危険性があり、特にその膜厚が 1 0 0 n m を下回るような薄膜の場合、優れた絶縁性を維持することができず、電気的障害を引き起こし、著しく信頼性を損なう原因となることが分かった。

そこで本発明者らは、そのような電気的不良を避けるため、S O I ウェーハのベースウェーハを、Cu デポジション法により検出される欠陥領域も存在しない N 領域の鏡面ウェーハとすれば、埋め込

み酸化膜の厚さがたとえ 100 nm 以下となっても、電気特性に優れた SOI ウェーハとすることができるを見出した。

しかし、N 領域であって、且つ Cu デポジション欠陥領域が存在しないシリコン単結晶を育成するには、成長速度が狭い範囲に限られており、
5 また、V/G を所定の値に保つなどの高度な結晶成長技術が要求されるため、生産性及び製造歩留りが低く、結果的にコストの上昇を招いてしまうこともある。

そこで本発明者らは、さらに研究を重ねた結果、高度な結晶成長技術を用いなくても低速側で容易に製造することができる、I 領域を含む CZ シリコンウェーハをベースウェーハとして使用した場合、埋め込み酸化膜の厚さをたとえ 100 nm 以下としても、電気特性に優れる SOI ウェーハを低成本で製造することができることを見出し、本発明の完成に至った。

以下、添付図面を参照しながら本発明の実施の形態について具体的に説明するが、本発明はこれに限定されるものではない。
15

図 1 は、イオン注入剥離法により本発明に係る SOI ウェーハを製造する工程の一例を示すフロー図である。

まず、最初の工程 (a) では、2 枚のシリコン鏡面ウェーハ、すなわち、SOI 層となるボンドウェーハ 21 と、支持基板となるベースウェーハ 22 とを準備する。ここで、本発明では、ベースウェーハ 22 として、ウェーハ全面が、チョクラルスキー法による育成の際、引き上げ速度を高速から低速に漸減させた場合に、リング状に発生する OSF 領域より低速側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まないシリコンウェーハ (第 1 の態様)、または、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生する OSF 領域より低速側であって、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含

むシリコンウエーハ（第2の態様）を使用する。

まず、第1の態様として、上記のようなN領域であって、Cuデポジション欠陥領域の無いシリコン単結晶は、例えば、図3に示されるような単結晶製造装置30を使用し、V/Gを制御しながら5育成することができる。

この単結晶引上げ装置30は、引上げ室31と、引上げ室31中に設けられたルツボ32と、ルツボ32の周囲に配置されたヒータ34と、ルツボ32を回転させるルツボ保持軸33及びその回転機構（図示せず）と、シリコンの種結晶を保持するシードチャック6と、シードチャック6を引上げるワイヤ7と、ワイヤ7を回転又は巻き取る巻取機構（図示せず）を備えている。また、ヒータ34の外側周囲には断熱材35が配置されている。

ルツボ32は、その内側のシリコン融液（湯）2を収容する側には石英ルツボが設けられ、その外側には黒鉛ルツボが設けられている。

なお、最近では引上げ室31の水平方向の外側に、図示しない磁石を設置し、シリコン融液2に水平方向あるいは垂直方向等の磁場を印加することによって、融液の対流を抑制し、単結晶の安定成長をはかる、いわゆるMCZ法が用いられることが多い。

また、育成したシリコン単結晶1を囲むようにして筒状の黒鉛筒（遮熱板）12が設けられており、さらに結晶の固液界面4近傍の外周に環状の外側断熱材10が設けられている。なお、黒鉛筒12の内側にも内側断熱材を設ける場合もある。このような断熱材10は、その下端とシリコン融液2の湯面3との間に2～20cmの間隔を設けて設置されている。こうすれば、結晶中心部分の温度勾配Gc [°C/cm]と結晶周辺部分の温度勾配Geとの差が小さくなり、例えば結晶周辺の温度勾配の方が結晶中心より低くなるように炉内温度を制御することもできる。

また、黒鉛筒12の上には冷却筒14があつて冷却媒体を流して強制冷却している。さらに、冷却ガスを吹き付けたり、輻射熱を遮って単結晶を

冷却する筒状の冷却手段を設けてもよい。

このような単結晶引上げ装置30を用いてシリコン単結晶を製造するには、まず、ルツボ32内でシリコンの高純度多結晶原料を融点（約1420°C）以上に加熱して融解する。次に、ワイヤ7を巻き出すことにより融液2の表面略中心部に種結晶の先端を接触又は浸漬させる。その後、ルツボ保持軸33を回転させるとともに、ワイヤ7を回転させながら巻き取る。これにより種結晶も回転しながら引上げられ、単結晶の育成が開始され、以後、引上げ速度と温度を適切に調節することにより略円柱形状の単結晶棒1を得ることができる。

そして、N領域であって、Cuデポジション欠陥領域を含まないシリコン単結晶を育成するには、例えば、引上げ中のシリコン単結晶の成長速度（引き上げ速度）を高速から低速に漸減させた場合に、リング状に発生するOSF領域が消滅した後に残存する、Cuデポジション法により検出される欠陥領域が消滅する境界の成長速度と、さらに成長速度を漸減した場合に格子間転位ループが発生する境界の成長速度との間の成長速度に制御して結晶を育成する。

すなわち、引上げ中のシリコン単結晶の成長速度を結晶肩から直胴尾部にかけて高速から低速へ漸減させた場合、図2（A）に示したように、成長速度Vに応じて、V領域、OSFリング領域、Cuデポジション欠陥領域、N_v領域、N_i領域、I領域（巨大転位クラスタ発生領域）の順に各相が形成されるが、N領域のうち、OSFリング消滅後に残存するCuデポジションにより検出される欠陥領域が消滅する境界の成長速度と、さらに成長速度を漸減した場合に、I領域が発生する成長速度との間の成長速度に制御して単結晶を育成する。このような方法によれば、FPD等のV領域欠陥、巨大転位クラスタ（LSEP D、LFPD）等のI領域欠陥、OSF欠陥を含まず、かつCuデポジション法により検出される欠陥もないN領域のシリコン単結晶を育成することができる。

そして、上記のように育成したシリコン単結晶を鏡面研磨したウエーハ(PW)に加工した後、インゴットブロックごとの単位ロットからPWを任意に抜き取ったのちにCuデポジション法による評価を行い、欠陥がフリーであった場合に、ベースウエーハ22として採用すれば良い。

5 なお、ボンドウエーハ21については、シリコン活性層に要求される品質に応じたものを使用すれば良いが、ボンドウエーハ21も、ベースウエーハ22と同様のもの、すなわちウエーハ全面が、リング状に発生するOSF領域より低速側のN領域であり、且つCuデポジション法により検出される欠陥領域を含まないものを使用すれば、
10 シリコン活性層に微小欠陥が存在しないことになるので、形成されるデバイス特性を向上させることができるとし、たとえ埋め込み酸化膜が厚さ50nm程度に形成されても、後の結合熱処理などにおけるベースウエーハの影響による絶縁破壊特性の劣化を確実に防ぐことができ、電気的信頼性を極めて高くすることができる。

15 さらに、ボンドウエーハ21もベースウエーハ22と同様のものを使用し、後述するように剥離後のボンドウエーハを再生処理して再利用すれば、電気的信頼性の高いSOIウエーハを低いコストで製造することが可能となる。

しかし、このようなウエーハ全面が無欠陥のシリコンウエーハを製造するには、シリコン単結晶の育成工程全体にわたって、結晶径方向でN領域となるようにV/Gを均一に制御しなければならず、成長速度の設定範囲が非常に制限される上、非常に高度な結晶成長技術が必要であり、結果的に製造コストが上昇してしまう場合もある。

そこで、本発明では、第2の態様として、ベースウエーハ22として、
25 前記したように、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するOSF領域より低速側であって、Cuデポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むCZシ

リコン単結晶からなるシリコンウエーハを使用してもよい。

このようなシリコン単結晶であれば、ウエーハ全面が無欠陥となるシリコン単結晶を育成する場合ほどの高度な結晶成長技術を用いずに育成することができる。例えば全面 I 領域となるようなシリコン単結晶を育成するには、結晶成長の際、結晶径方向の V/G を均一に制御するような制約を受けず、低速側で比較的容易に育成することができる。仮に結晶径方向の V/G が不均一であっても、I 領域結晶製造の場合、N 領域結晶製造の際に使用するホットゾーンより高い G、すなわち結晶中固液界面近傍の温度勾配が大きいホットゾーンの使用が可能である。従って、ホットゾーンの設計次第で、全面 I 領域となる単結晶を、全面 N 領域となる単結晶を育成する場合よりも高速で引き上げることも可能である。結晶面内の V/G 値を均一にする必要がないからである。

なお、本発明の第 2 の態様のベースウエーハ 22 としては、全面が I 領域となるウエーハに限られず、図 2 (B) に示されるように、I 領域のほかに格子間シリコンが優勢となる Ni 領域も含み、かつ Cu デポジション欠陥領域を含まないシリコン単結晶からなるウエーハを使用しても良い。このようなウエーハも面内に空孔起因の欠陥を有していないため、埋め込み酸化膜が薄くとも、その絶縁破壊特性を劣化することがない。

一方、ボンドウエーハ 21 については、前記第 1 の態様と同様、シリコン活性層に要求される品質に応じたものを使用すれば良いが、シリコン活性層上にデバイスが形成されるため、シリコン活性層に欠陥が存在すると、デバイスの品質に影響することになる。従って、ボンドウエーハ 21 としては、微小欠陥が存在しないシリコン単結晶からなるものを使用することが好ましい。そのため、ボンドウエーハ 21 としては、ウエーハ全面がリング状に発生する OSF 領域より低速側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まないウエーハを使用するのが望ましい。

次に図 1 の工程 (b) では、ボンドウエーハ 21 とベースウエー

ハ 2 2 のうちの少なくとも一方のウエーハの表面を酸化する。ここではボンドウェーハ 2 1 を熱酸化し、その表面に酸化膜 2 3 を形成している。このとき、酸化膜 2 3 は、要求される絶縁性が保たれる厚さとするが、本発明では、厚さが 10 ~ 100 nm の範囲となる極めて薄い酸化膜を形成させることもできる。

ベースウエーハとして、従来使用されている例えば表面に 50 nm 以上の空孔型微小欠陥が多数存在するシリコンウエーハを使用し、埋め込み酸化膜の厚さを 100 nm 以下にして SOI ウエーハを製造すると、酸化膜はベースウエーハの表面に存在する空孔欠陥の影響を受け、後の結合熱処理やデバイス工程における熱処理によって破壊されるおそれがある。しかし、本発明では、ベースウエーハ 2 2 として、N 領域であり、Cu デポジション欠陥領域に存在する極めて微小な欠陥も存在しないシリコンウエーハ（第 1 の態様）、あるいは、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含む CZ シリコン単結晶からなるシリコンウエーハ（第 2 の態様）を使用しているため、Cu デポジション法による評価を行っても酸化膜破壊が発生せず、例えば酸化膜 2 3 の厚さを 100 nm 以下としても絶縁破壊特性の劣化のような問題が生じることがない。

なお、酸化膜 2 3 の厚さを 10 nm 未満とすると、酸化膜の形成に時間がかかるくなるものの絶縁性が保てなくなるおそれがあるので 10 nm 以上とするのが好ましい。

工程 (c) では、表面に酸化膜 2 3 を形成したボンドウェーハ 2 1 の片側の表面から水素イオンをイオン注入する。なお、希ガスイオンあるいは水素イオンと希ガスイオンの混合ガスイオンをイオン注入してもよい。これにより、ウエーハ内部にイオンの平均進入深さにおいて表面に平行なイオン注入層 2 4 を形成することができる。なお、この時のイオン注入層の深さは、最終的に形成される SOI

層の厚さに反映される。従って、注入エネルギー等を制御してイオン注入することにより、SOI層の厚さを制御でき、例えば200nm以下の厚さのSOI層とすることも可能である。

工程(d)は、ボンドウェーハ21のイオン注入された側の表面とベースウェーハ22の表面とを酸化膜23を介して貼り合わせる。
5 例えば、常温の清浄な雰囲気下で2枚のウェーハ21, 22の表面同士を接触させることにより、接着剤等を用いることなくウェーハ同士が接着する。

次に、工程(e)では、熱処理によりボンドウェーハ21の一部10 をイオン注入層24で剥離する。例えば、ボンドウェーハ21とベースウェーハ22とを貼り合わせて接着したものに対し、不活性ガス雰囲気下約500°C以上の温度で熱処理を加えれば、結晶の再配列と気泡の凝集とによって剥離ウェーハ25とSOIウェーハ26
15 (SOI層27+埋込み酸化膜23+ベースウェーハ22)に分離される。

ここで、副生された剥離ウェーハ25については、最近、剥離面に研磨等の再生処理を施し、ベースウェーハ、あるいはボンドウェーハとして再利用する方法が提案されている。前記したように、ボンドウェーハ21は、N領域であって、Cuデポジション欠陥領域20 を含まないシリコンウェーハを使用しているので、剥離ウェーハ25を再生処理して得たシリコンウェーハはベースウェーハとボンドウェーハのいずれにも使用できるものとなる。従って、剥離ウェーハ25を例えばベースウェーハ22として再利用することで、同様の高品質のSOIウェーハを製造することができる事になる。す
25 なわち、本発明に係るSOIウェーハが、実質的に1枚のシリコンウェーハから製造されることになり、製造コストを低く抑えることができる。

工程(f)では、SOIウェーハ26に対して結合熱処理を加え

る。この工程 (f) は、前記工程 (d)、(e) の貼り合わせ工程および剥離熱処理工程で密着させたウエーハ同士の結合力では、そのままデバイス作製工程で使用するには弱いので、結合熱処理として S O I ウエーハ 2 6 に高温の熱処理を施して結合強度を十分なものとする。
5 と/or する。例えば、この熱処理は不活性ガス雰囲気下、1050℃～1200℃で30分から2時間の範囲で行うことができる。

このような高温での熱処理を施しても、ベースウエーハ 2 2 のウエーハ全面が無欠陥となっているか、あるいはウエーハ全面に空孔型の微小欠陥が存在しないので、埋め込み酸化膜 2 3 の絶縁破壊特性は劣化されず、高絶縁性を維持することができる。
10

工程 (g) では、S O I ウエーハ 2 6 表面に形成された酸化膜を弗酸洗浄により除去するものである。このとき、シリコン活性層 2 7 に空孔型欠陥が存在すると欠陥を通して H F が埋め込み酸化膜に達することにより微小ピットが発生してしまうおそれがあるが、シリコン活性層 2 7 は、全面にわたって N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まないシリコン単結晶から構成されているので、弗酸洗浄を行ってもピットが拡大して S O I 層 2 7 及び埋め込み酸化膜 2 3 が破壊されることもない。
15

さらに工程 (h) では、必要に応じ、S O I 層 2 7 の厚さを調整するための酸化を行い、次いで (I) 工程では、弗酸洗浄により酸化膜 2 8 を除去するいわゆる犠牲酸化を行う。
20

以上のような工程 (a) ～ (I) を経て製造された S O I ウエーハ 2 6 は、ベースウエーハ 2 2 は、ウエーハ全面が O S F 領域の外側の N 領域であり、且つ Cu デポジション法により検出される欠陥領域を含まない C Z シリコン単結晶、または、ウエーハ全面が O S F 領域の外側であって、Cu デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在する I 領域を含む C Z シリコン単結晶から構成されている。
25

一方、シリコン活性層 27 は、全面にわたって O S F 領域の外側の N 領域であり、且つ C u デポジション法により検出される欠陥領域を含まない C Z シリコン単結晶から構成されている。すなわち、ベースウェーハ 22 の表面上に空孔型の微小欠陥が存在しないため、埋め込み酸化膜 23 が極めて薄いにもかかわらず、高絶縁性が維持され、電気的信頼性が極めて高いものとなる。その上、S O I 層 27 は無欠陥であるため、デバイス形成を行った場合、極めて高い歩留りを達成することができる。

以下、実施例を示して本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

(実施例 1)

(実験 1)：引上げ条件の確認

図 3 の単結晶製造装置 30 を用いて、以下のように結晶成長速度の漸減実験を行い、各領域の境界における成長速度を調べた。

まず、24インチ (600 mm) 径の石英ルツボに原料となる多結晶シリコンを 150 kg チャージし、直径 210 mm のシリコン単結晶を育成した。酸素濃度は 23 ~ 26 ppm (ASTM' 79 値) となるようにした。単結晶を育成する際、図 4 (A) に示されるように、成長速度を結晶頭部から尾部にかけて 0.70 mm/min から 0.30 mm/min の範囲で直線的に漸減させるように制御した。

そして、図 4 (A) (B) に示すとおり、引上げた単結晶の頭部から尾部にかけて結晶軸方向に縦割り切断し、その後、直径 200 mm のウェーハ形状の鏡面加工仕上げのサンプルを作製した。

サンプルのうち 1 枚は、酸素析出熱処理後のウェーハライフタイム (WLT) 測定 (測定器: SEMI LAB WT-85) により V 領域、O S F 領域、I 領域の各領域の分布状況および各領域境界の成長速度を確認し

た。さらにもう1枚は熱酸化膜形成後Cuデポジション処理を施し、酸化膜欠陥の分布状況を確認した。なお、本実験における詳細な評価方法は、以下のとおりである。

(a) 直径210mmのインゴットを結晶軸方向10cm毎の長さでプロックに切断後、結晶軸方向に縦割り切断加工し、その後図5に示されるように結晶軸に対し垂直方向に直径200mm(8インチ)のウェーハ形状の鏡面加工サンプルに仕上げた。

(b) 上記サンプルのうち1枚目は、ウェーハ熱処理炉内620°C・2時間(窒素雰囲気)熱処理後、800°C・4時間(窒素雰囲気)と100°C・16時間(ドライ酸素雰囲気)の2段熱処理を施したあとに冷却し、SEMI LAB WT-85によるWLTマップを作成した。

(c) 2枚目はウェーハ表面に熱酸化膜形成後Cuデポジション処理を施し、酸化膜欠陥の分布状況を確認した。評価条件は次のとおりである。

- 1) 酸化膜 : 25nm
- 2) 電解強度 : 6MV/cm
- 3) 電圧印加時間 : 5分間

実験結果

上記実験から、図6(A)(B)に示されるような結果が得られ、V領域、OSF領域、N領域、I領域の各領域境界の成長速度を確認した。

V領域/OSF領域境界	:	0.523mm/min
OSF消滅境界	:	0.510mm/min
Cuデポジション欠陥消滅境界	:	0.506mm/min
析出N領域/非析出N領域境界	:	0.497mm/min
非析出N領域/I領域境界	:	0.488mm/min

25

(実験2): SOIウェーハの製造

図3に示した実験1と同じ引き上げ装置により、24インチ石英ルツボに原料多結晶シリコンを150kgチャージし、今度は図7に示されるよ

うに成長速度を 0.55 mm/min から 0.45 mm/min の範囲で直徑 210 mm のインゴットの結晶頭部から尾部にかけて実験1より緩やかに漸減させ、結晶直胴部の 40 cm から 70 cm の領域にCuデポジション欠陥を含んだN領域及びCuデポジション欠陥を含まないN領域が形成されるようにコントロールした。また、酸素濃度は $24\sim26\text{ ppm}$ (ASTM '79)となるように作製した。そして以下の手順にしたがつて品質評価およびSOI加工を行った。

(1) 結晶引き上げ後、各結晶ブロックの結晶軸方向に頭側から順にウェーハを切断し、切断順序がわかるようにレーザーマーキングにて番号を印字し、鏡面ウェーハに加工した。

(2) 各ブロック単位の頭側1枚目のPWは $1/4$ サイズに分割し、FPD、LFPD、LSEP、OSFを調査した。次いで各ブロック単位の頭側2枚目はCuデポジション欠陥分布を確認した。そして各ブロック単位の頭側3枚目から7枚目の合計5枚はSOIウェーハの製造工程(SOI工程)へ投入した。再び頭側8枚目はFPD、LFPD、LSEP、OSFを評価し、9枚目はCuデポジション欠陥分布を、10枚目から14枚目の合計5枚はSOI工程へ投入するという要領で、結晶軸方向7枚単位の頭側2枚を品質評価し、残り5枚をSOIウェーハに加工した。

(3) 上記評価の結果、結晶直胴部のおよそ 40 cm から 50 cm のブロックの半ばまでがV領域およびOSF領域、結晶直胴部の 50 cm 付近までがCuデポジション欠陥が発生するN領域、結晶直胴部のおよそ 50 cm から 70 cm 付近までがCuデポジション欠陥が発生しないN領域、結晶直胴部の 70 cm 付近からテール側の領域はI領域であった。

(4) 上記(1)の5枚ずつのロットの鏡面ウェーハをボンドウェーハとベースウェーハに使用し、図1に示した工程に基づくイオン注入剥離法により、ボンドウェーハへのイオン注入、ベースウェーハとの貼り合わせ、剥離熱処理、結合熱処理(貼り合わせ酸化)等を経て、厚さが 70 nm の絶縁酸化膜と、 200 nm のシリコン活性層を有するSOIウェーハを製

造した。

上記のように製造されたS O I ウエーハに対し、活性層を水酸化カリウム溶液で選択エッチングして除去した。次いで、残った絶縁酸化膜層を有するベースウエーハに対し、 6 MV/cm の電解強度でCuデポジション法による評価を行った。

その結果、貼り合わせ酸化を行った後の絶縁酸化膜の場合、V領域、OSF領域、及びCuデポジション欠陥が発生するN領域のベースウエーハの方では酸化膜の破壊が確認されたが（図8（A）、（B）参照）、Cuデポジション欠陥領域を含まないN領域のベースウエーハの方には酸化膜破壊は発生しなかった（図8（C）参照）。

（実施例2）

（実験3）：引上げ条件の確認

図3の単結晶製造装置30を用いて、以下のように結晶成長速度の漸減実験を行い、各領域の境界における成長速度を調べた。

まず、24インチ（600mm）径の石英ルツボに原料となる多結晶シリコンを150kgチャージし、直径210mmのシリコン単結晶を育成した。酸素濃度は $23 \sim 26 \text{ ppm}$ （ASTM'79値）となるようにした。単結晶を育成する際、図10（A）に示されるように、成長速度を結晶頭部から尾部にかけて 0.80 mm/min から 0.40 mm/min の範囲で直線的に漸減させるよう制御した。

そして、図10（A）（B）に示すとおり、引上げた単結晶の頭部から尾部にかけて結晶軸方向に縦割り切断し、その後、直径200mmのウエーハ形状の鏡面加工仕上げのサンプルを作製した。

サンプルのうち1枚は、酸素析出熱処理後のウエーハライフタイム（WLT）測定（測定器：SEMI LAB WT-85）によりV領域、OSF領域、I領域の各領域の分布状況および各領域境界の成長速度を確認し

た。なお、本実験における詳細な評価方法は、以下のとおりである。

(a) 直径 210 mm のインゴットを結晶軸方向 10 cm 毎の長さでプロックに切断後、結晶軸方向に縦割り切断加工し、その後図 5 に示されるように結晶軸に対し垂直方向に直径 200 mm (8 インチ) のウェーハ形状の鏡面加工サンプルに仕上げた。

(b) 上記サンプルのうち 1 枚目は、ウェーハ熱処理炉内 620 °C・2 時間 (窒素雰囲気) 热処理後、800 °C・4 時間 (窒素雰囲気) と 100 °C・16 時間 (ドライ酸素雰囲気) の 2 段热処理を施したあとに冷却し、SEMI LAB WT-85 による WLT マップを作成した。

10 実験結果

上記実験から、V 領域、OSF 領域、N 領域、I 領域の各領域境界の成長速度を確認した。

V 領域 / OSF 領域境界 : 0.595 mm/min

OSF 領域 / N 領域境界 : 0.587 mm/min

15 N 領域 / I 領域境界 : 0.579 mm/min

(実験 4) : SOI ウエーハの製造

図 3 に示したような実験 3 と同じ引き上げ装置により、24 インチ石英ルツボに原料多結晶シリコンを 150 kg チャージし、実験 3 の結果をもとに 2 本の直径 210 mm のインゴットを引き上げた。

その際、図 11 に示したように、1 本目は成長速度を結晶頭部から尾部にかけて 0.65 mm/min で一定となるように設定し、面内全域に V 領域が形成されるように引き上げた。また、2 本目は成長速度を結晶頭部から尾部にかけて 0.55 mm/min で一定となるように設定し、今度 25 は面内全域に I 領域が形成されるように引き上げた。酸素濃度は 24 ~ 26 ppm (ASTM '79) を狙うように作製した。そして各インゴットから加工した鏡面ウエーハをベースウエーハとして使用した。

一方、ボンドウエーハとしては、異なるホットゾーンで、N 領域であ

り、且つ Cu デポジション法により検出される欠陥領域を含まないシリコン単結晶を育成し、この単結晶から得た鏡面ウエーハを用いた。

上記のようなウエーハ全面が V 領域または I 領域のベースウエーハと、無欠陥のボンドウエーハを用いて、絶縁酸化膜の厚さが 70 nm、シリコ
5 ソン活性層の厚さが 200 nm となる SOI ウエーハをそれぞれ製造した。

このように製造された SOI ウエーハに対し、シリコン活性層を水酸化カリウム溶液で選択エッチングして除去した。次いで、残った絶縁酸化膜層を有するベースウエーハに対し、6 MV/cm の電解強度で Cu デポジ
シヨン法による評価を行った。

10 その結果、貼り合わせ酸化を行った後の絶縁酸化膜の場合、図 12 (A) に見られるように面内全域が V 領域のベースウエーハの方では酸化膜の破壊が確認された。一方、面内全域が I 領域のベースウエーハの方では、図 12 (B) に見られるように酸化膜破壊は発生していなかった。

15 尚、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

20 例えば、上記実施形態では、2 枚のシリコンウエーハを用いてイオン注入剥離法により SOI ウエーハを製造する場合について説明したが、本発明は、貼り合わせ後、ボンドウエーハの裏面側を研削・研磨等により薄膜化して製造される SOI ウエーハにも適用することができる。

請 求 の 範 囲

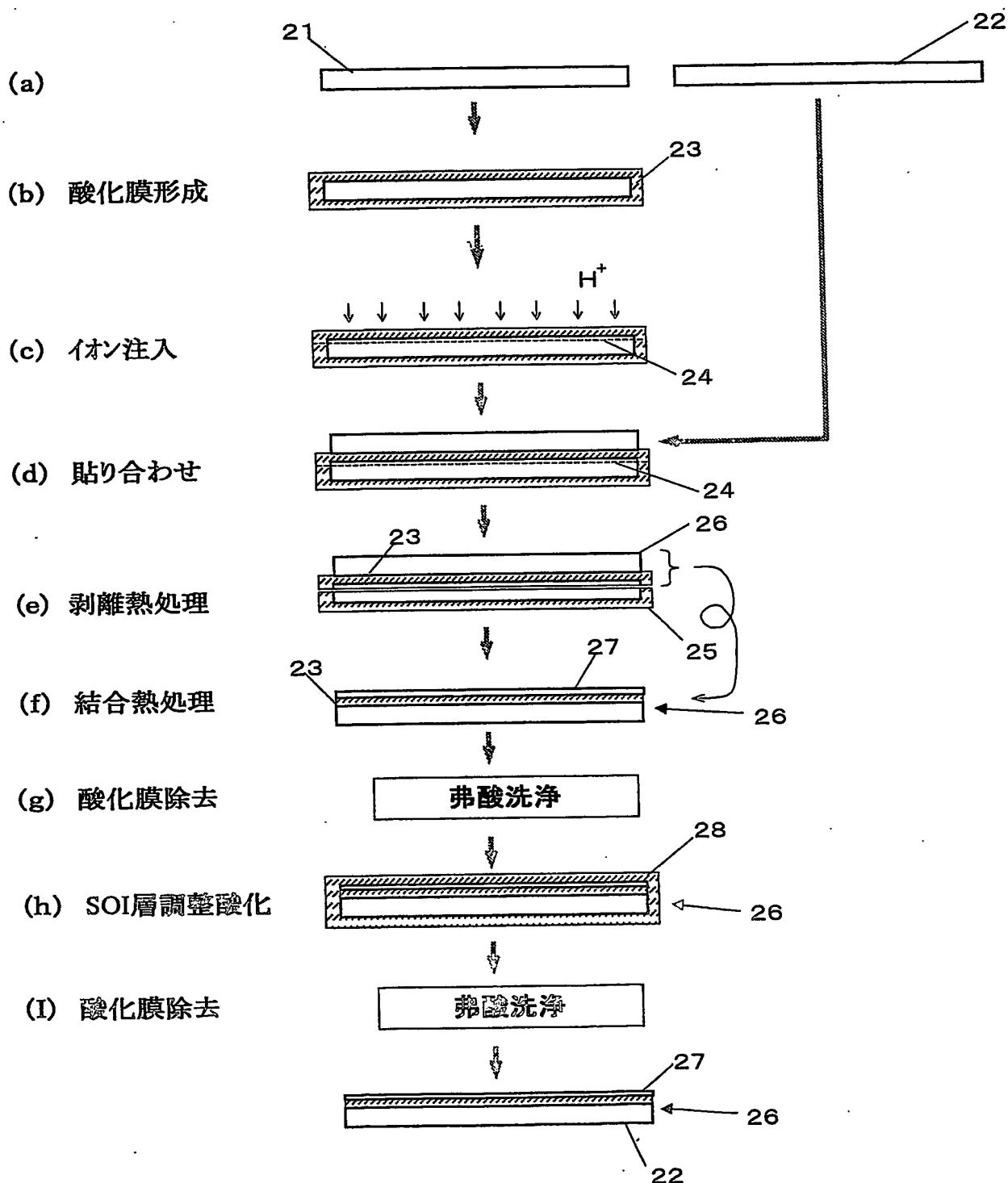
1. それぞれシリコン単結晶からなるベースウェーハとボンドウェーハとを、酸化膜を介して貼り合わせた後、前記ボンドウェーハを薄膜化することによりシリコン活性層が形成されたS O I ウエーハであって、前記ベースウェーハが、チョクラルスキー法により育成されたシリコン単結晶であり、該ウエーハ全面がO S F 領域の外側のN領域であり、且つC u デポジション法により検出される欠陥領域を含まないもの、または、該ウエーハ全面がO S F 領域の外側であって、C u デポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むものからなることを特徴とするS O I ウエーハ。
10
2. 前記S O I ウエーハが、前記ボンドウェーハにイオン注入を行い、形成されたイオン注入層で剥離することで前記ボンドウェーハの薄膜化を行うイオン注入剥離法により形成されたものであることを特徴とする請求項1に記載のS O I ウエーハ。
15
3. 前記酸化膜の厚さが、10～100nmの範囲にあることを特徴とする請求項1又は請求項2に記載のS O I ウエーハ。
20
4. 前記シリコン活性層が、チョクラルスキー法により育成されたシリコン単結晶であり、全面にわたってO S F 領域の外側のN領域であり、且つC u デポジション法により検出される欠陥領域を含まないものからなることを特徴とする請求項1ないし請求項3のいずれか1項に記載のS O I ウエーハ。
25
5. 少なくとも、それぞれシリコン単結晶からなるベースウェー

ハとボンドウェーハのうち少なくとも一方に酸化膜を形成する工程と、ボンドウェーハにイオン注入することによりイオン注入層を形成する工程と、該ボンドウェーハのイオン注入した側の面を、前記酸化膜を介してベースウェーハと貼り合わせる工程と、前記イオン注入層を境界として剥離を行う工程とを有するSOIウェーハの製造方法において、前記ベースウェーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、該ウェーハ全面が、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するOSF領域より低速側のN領域であり、且つCuデポジション法により検出される欠陥領域を含まないもの、または、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するOSF領域より低速側であって、Cuデポジション法により検出される欠陥領域を含まず、且つ格子間シリコンに起因した転位クラスタが存在するI領域を含むものを使用することを特徴とするSOIウェーハの製造方法。

6. 前記ボンドウェーハとして、チョクラルスキー法により育成されたシリコン単結晶であり、該ウェーハ全面が、育成の際に引き上げ速度を高速から低速に漸減させた場合に、リング状に発生するOSF領域より低速側のN領域であり、且つCuデポジション法により検出される欠陥領域を含まないものを使用することを特徴とする請求項5に記載のSOIウェーハの製造方法。

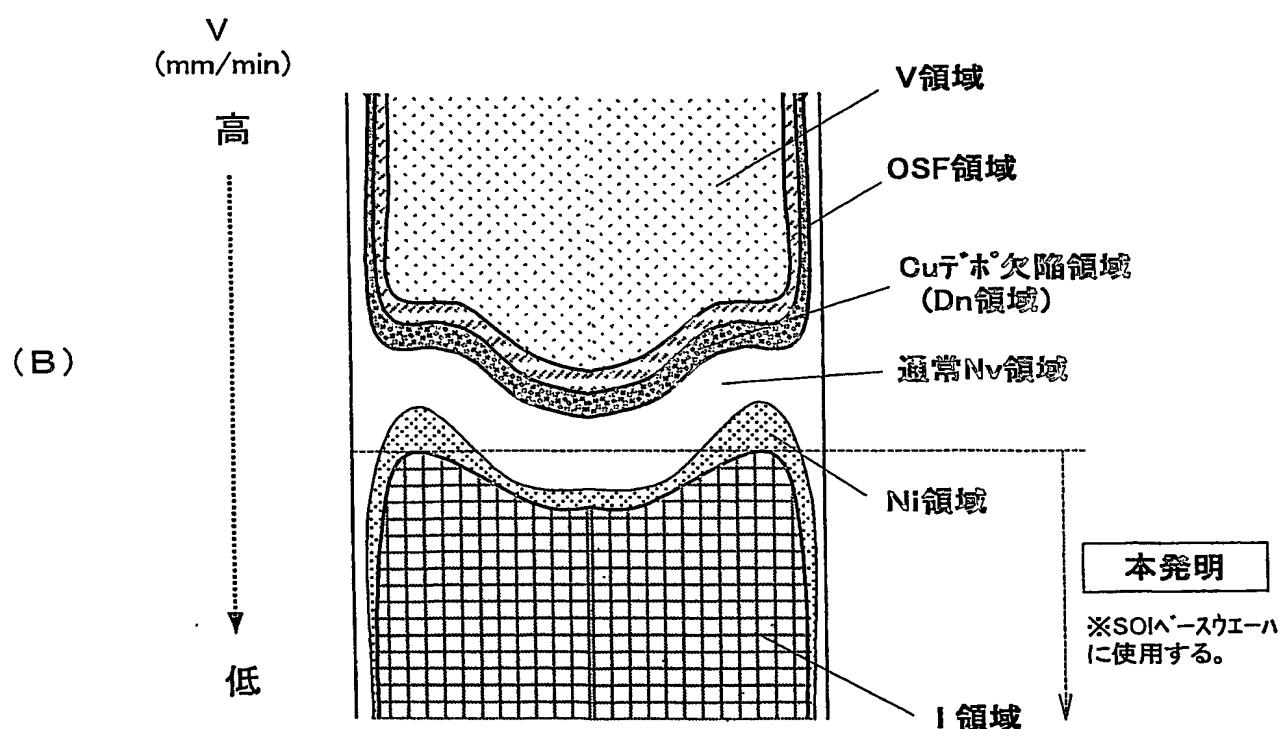
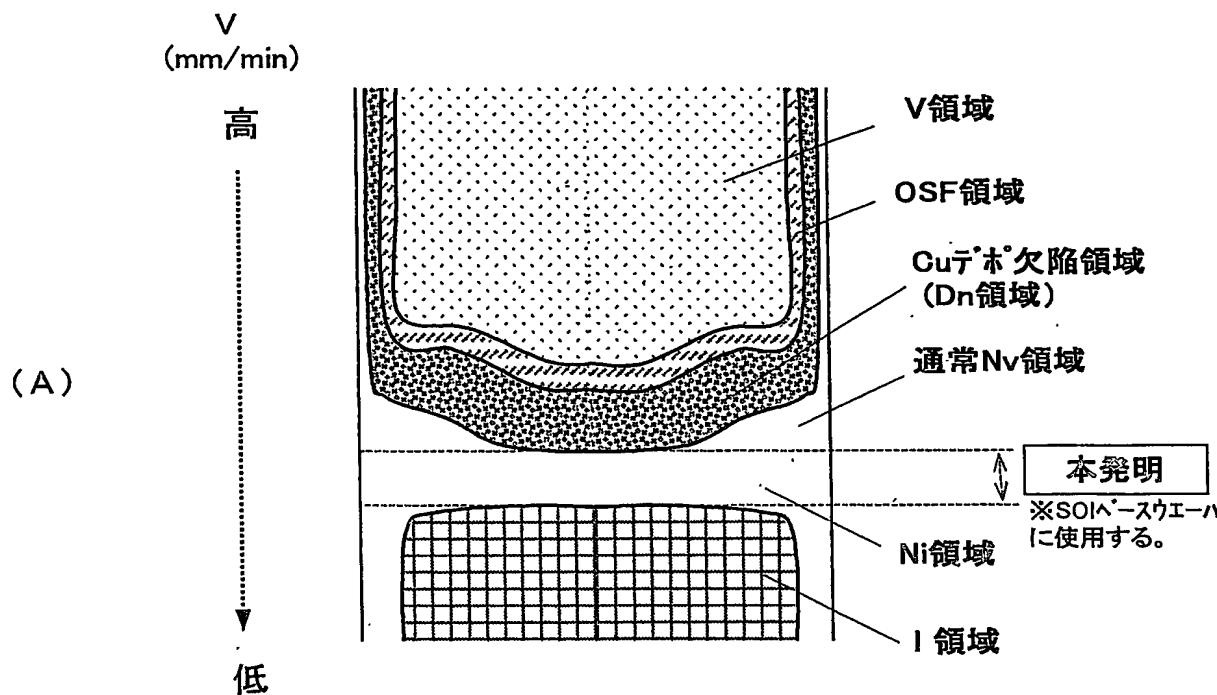
1 / 12

図 1



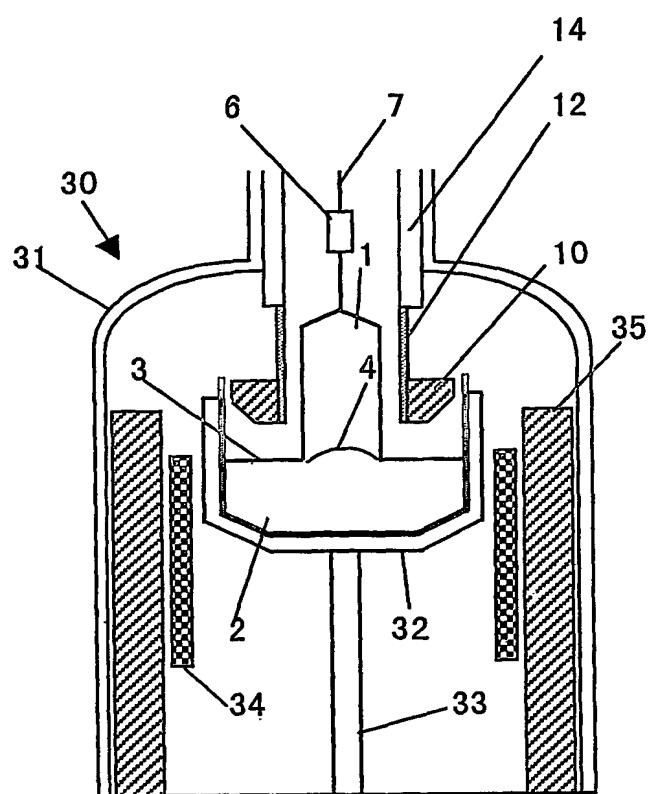
2 / 12

図 2



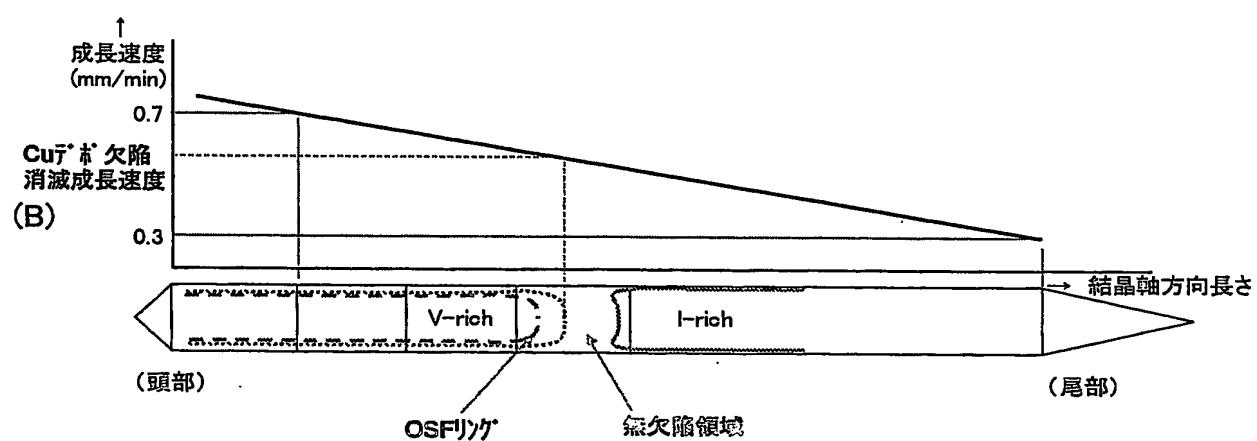
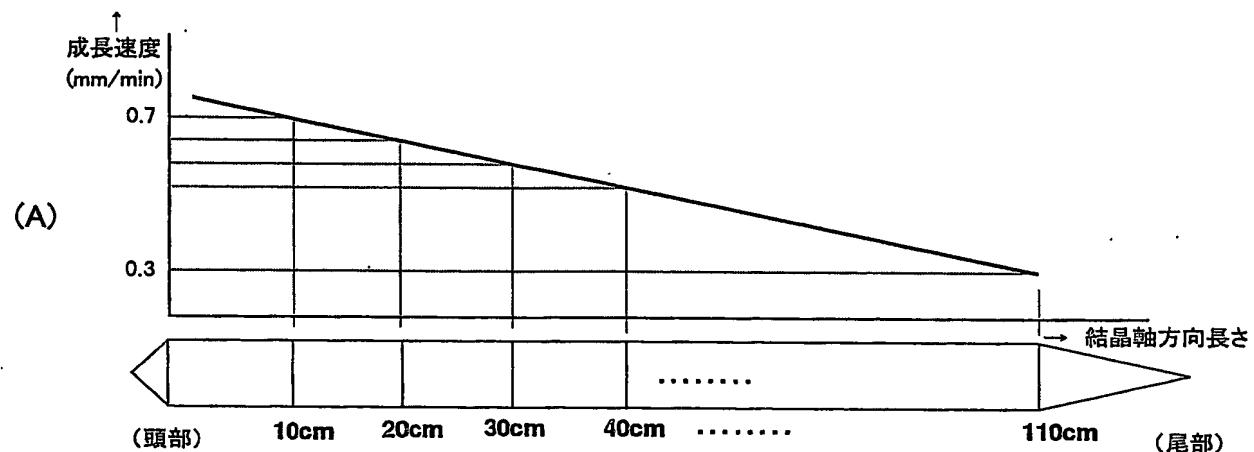
3 / 12

図 3



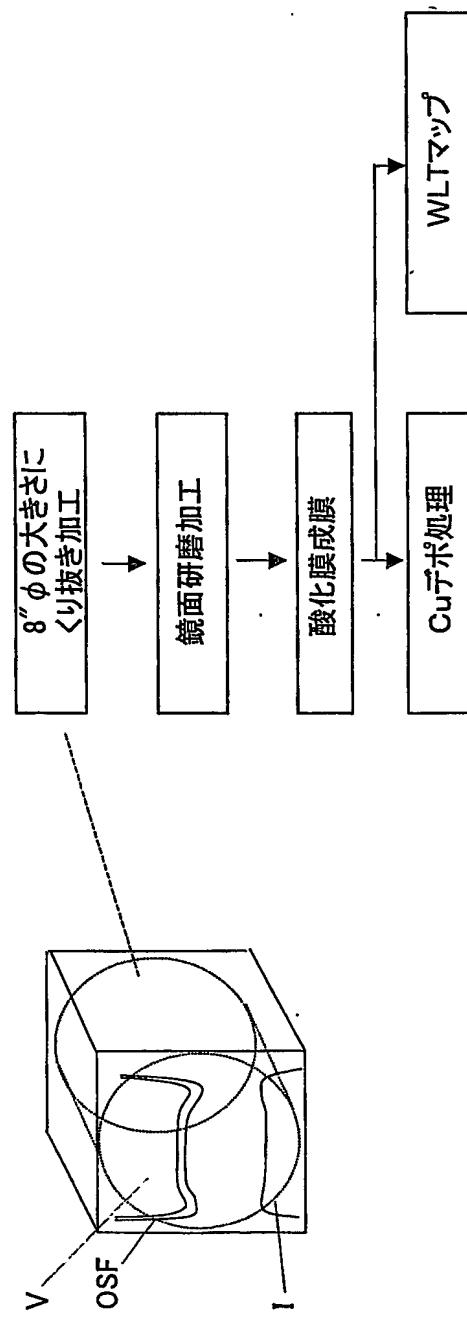
4 / 1 2

図 4



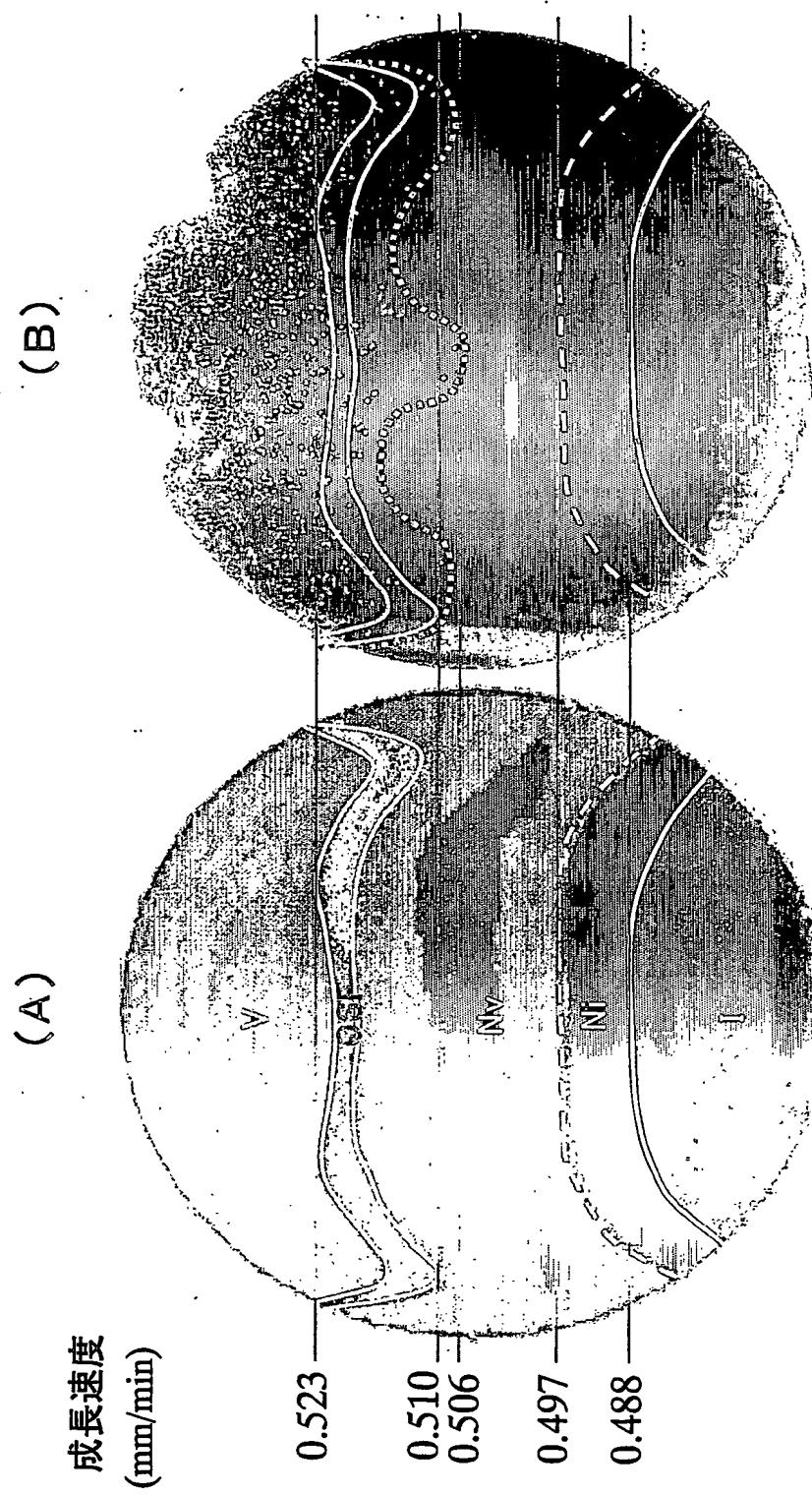
5 / 12

図 5



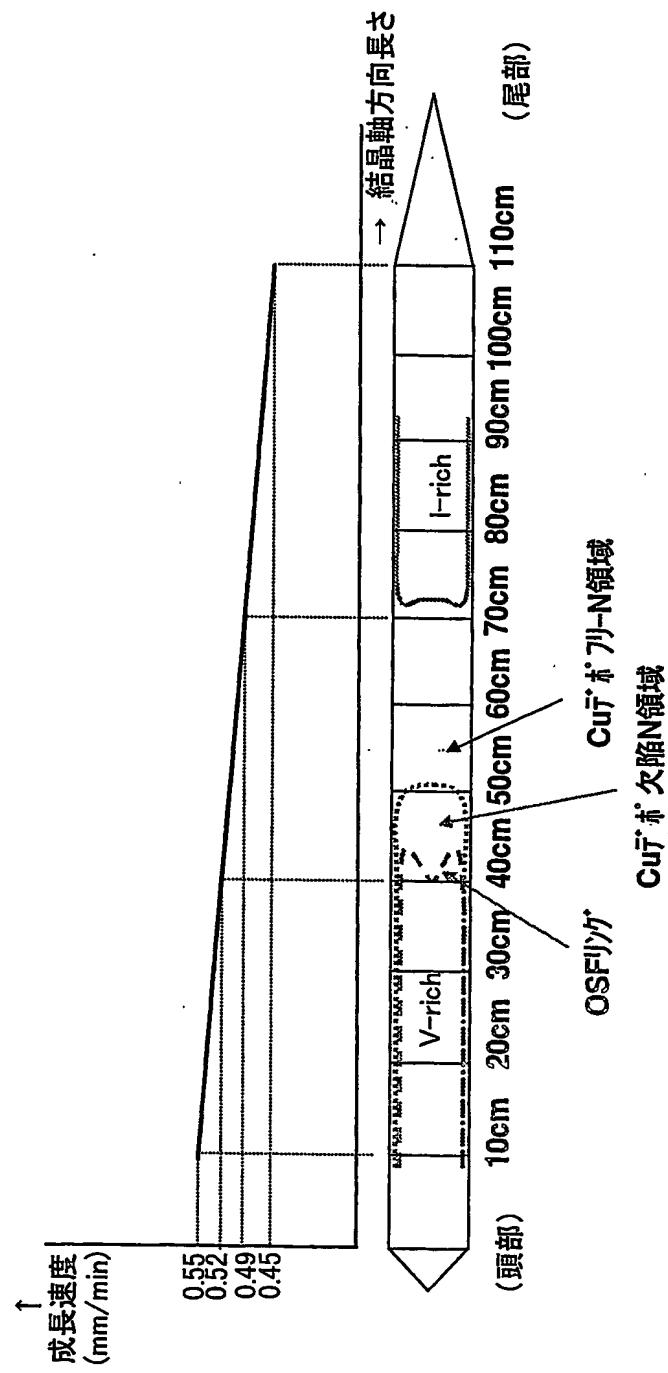
6 / 12

図 6



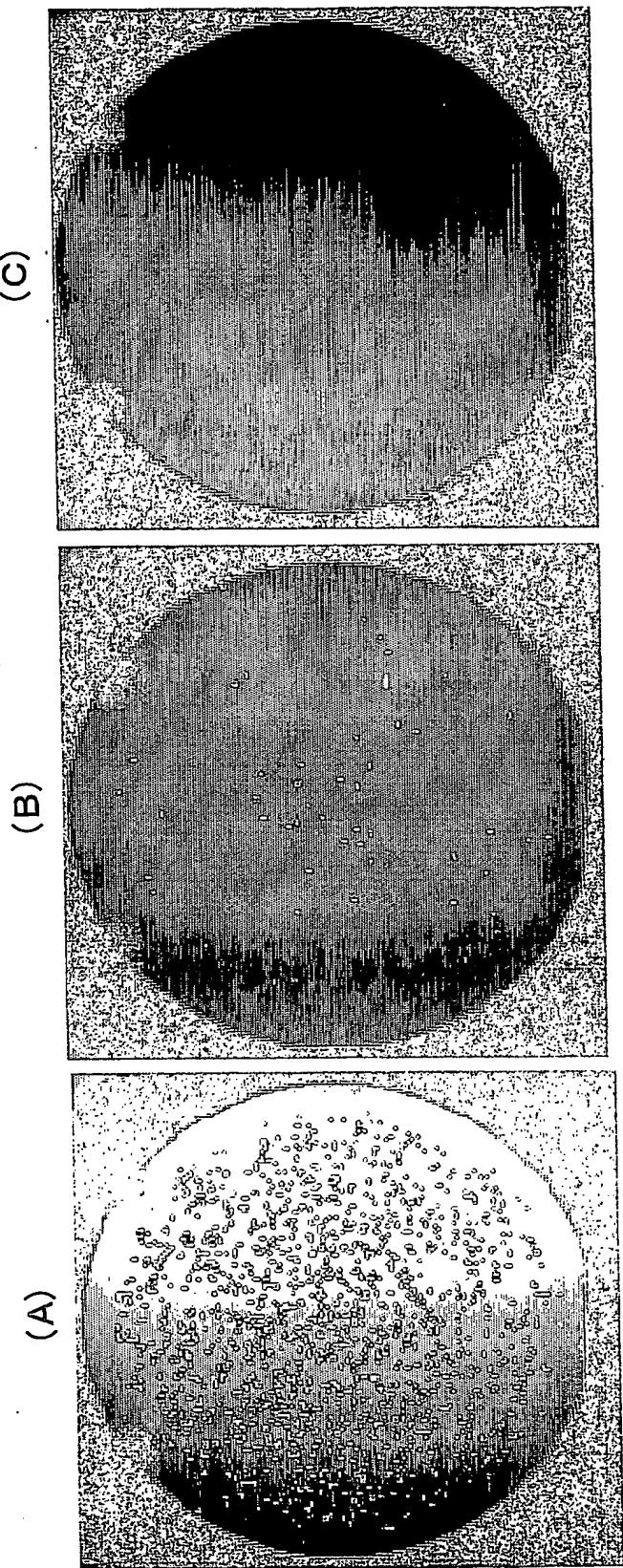
7 / 12

図 7



3 / 12

図 8

N領域 (Cu^{2+} 欠陥なし)V領域 (Cu^{2+} 欠陥発生)

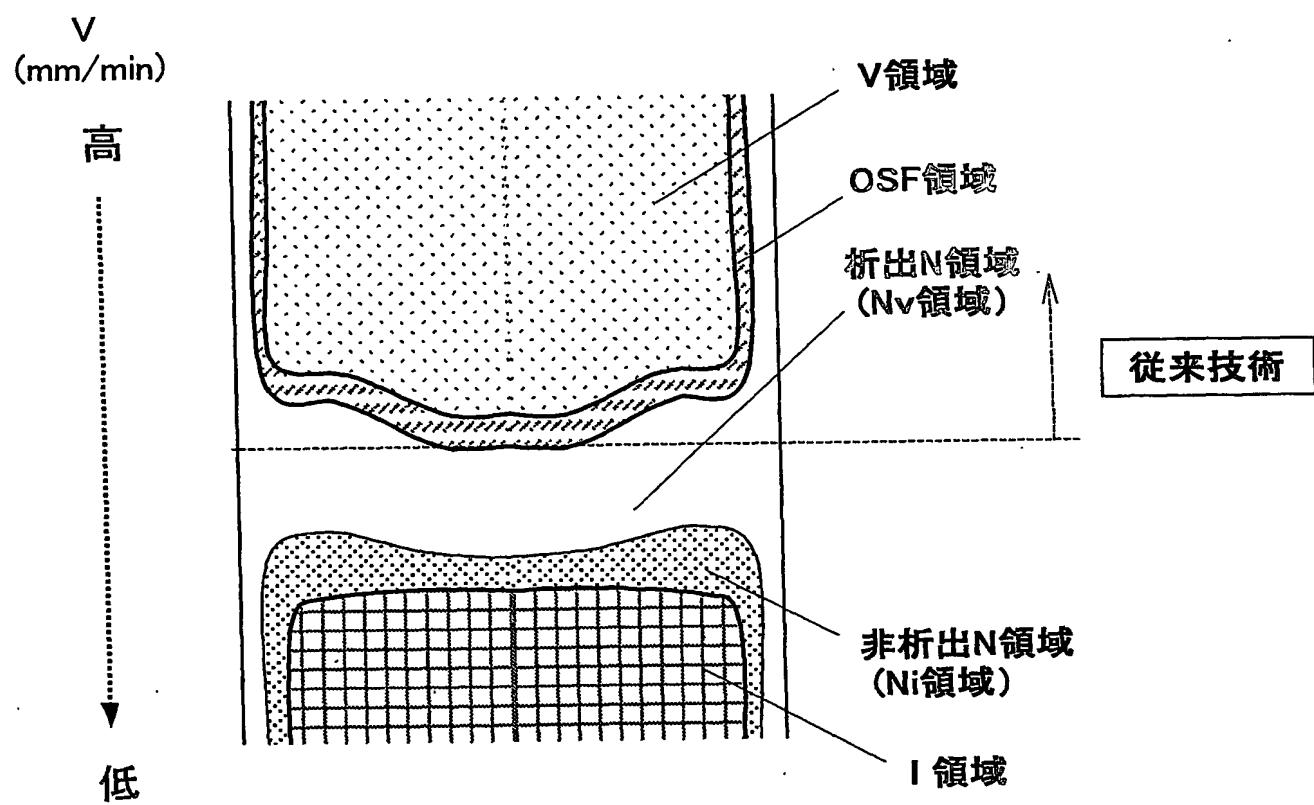
V領域



絶縁酸化膜無欠陥
↓
絶縁酸化膜局所破壊
↓
絶縁酸化膜完全破壊

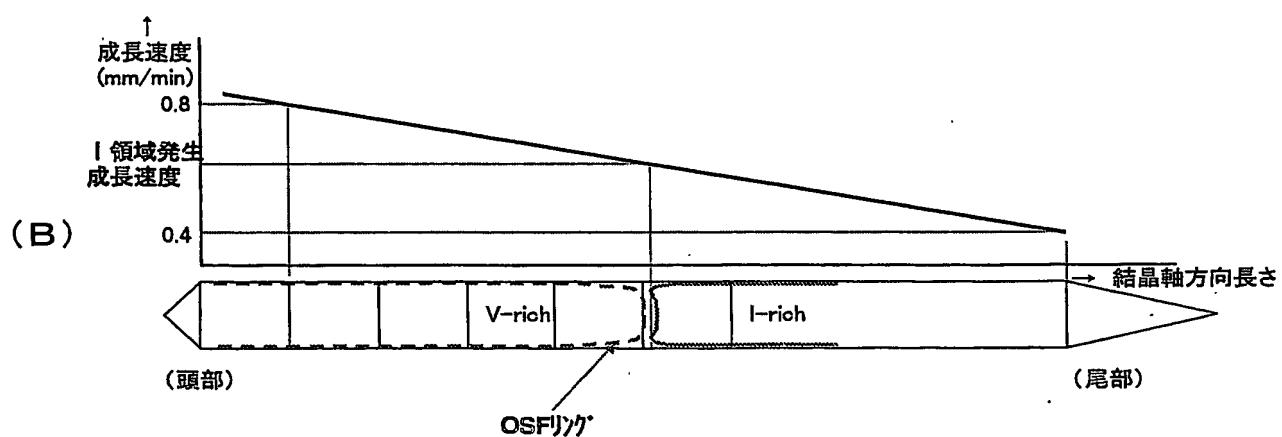
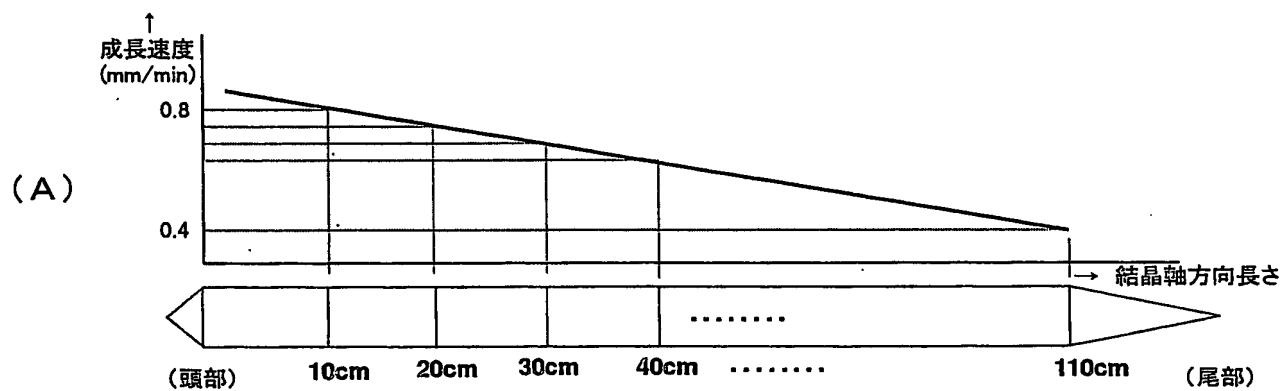
9 / 12

図 9



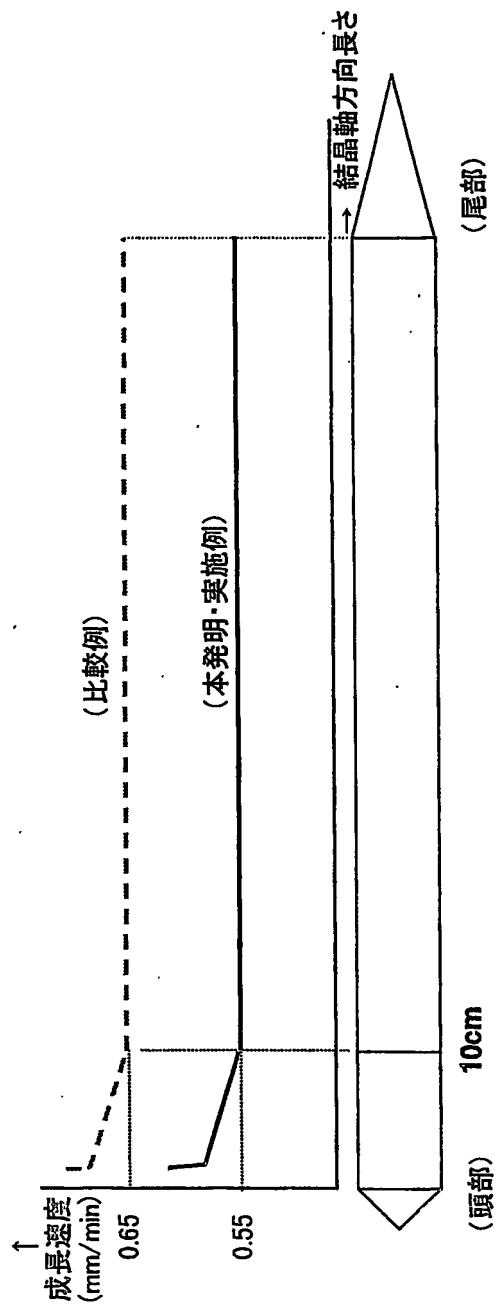
10 / 12

図 10



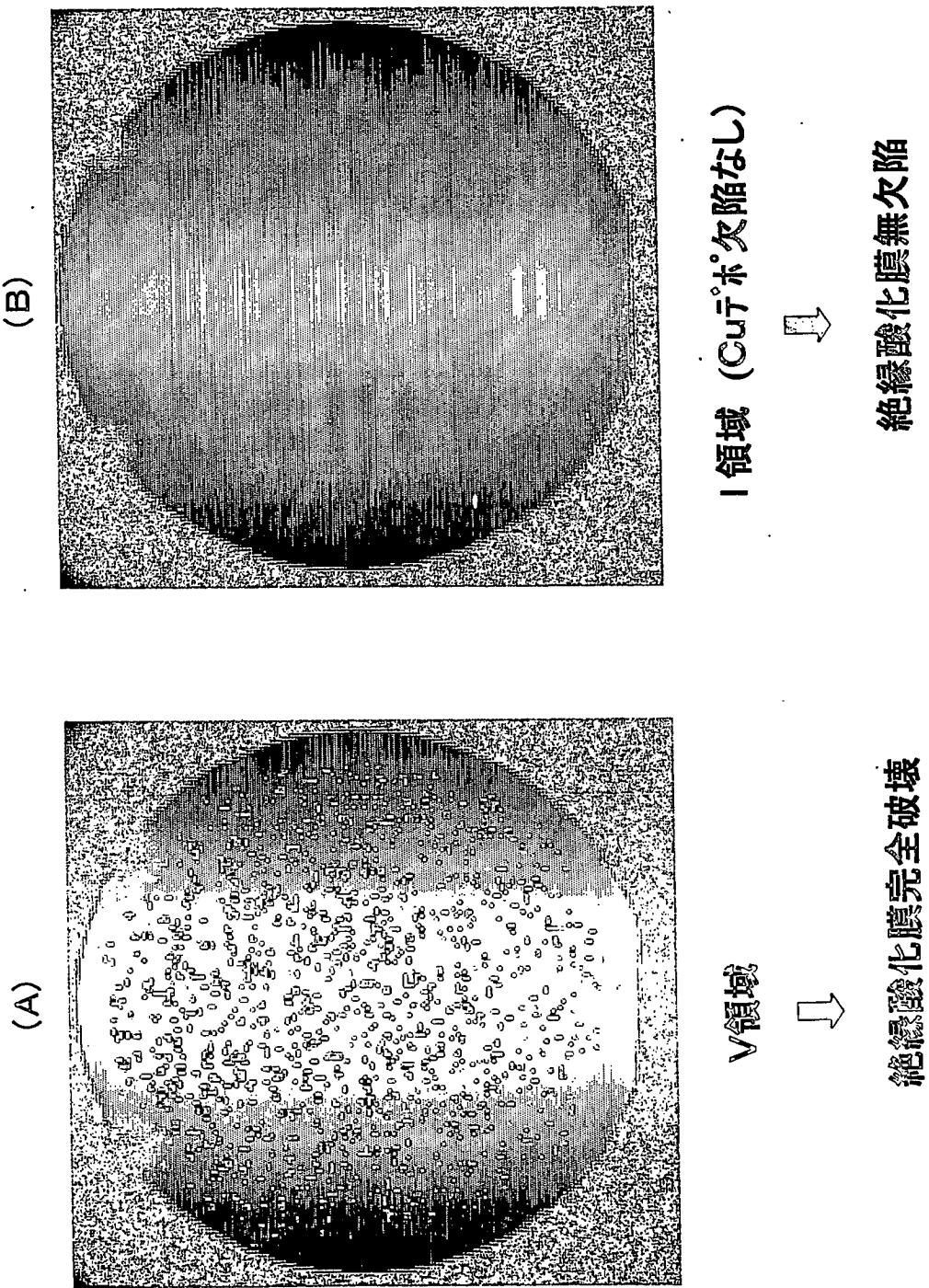
11 / 12

図 1-1



12 / 12

図12



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2004/000547

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L27/12, C30B29/06

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ C23C14/48, C30B29/06, H01L21/02, H01L21/76, H01L27/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2004
 Kokai Jitsuyo Shinan Koho 1971-2004 Toroku Jitsuyo Shinan Koho 1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-44398 A (Mitsubishi Materials Silicon Corp.), 16 February, 2001 (16.02.01), Full text; all drawings (Family: none)	1-6
Y	WO 01/36719 A1 (Shin-Etsu Handotai Co., Ltd.), 25 May, 2001 (25.05.01), Full text; all drawings & JP 2001-146498 A Full text; all drawings & EP 1170405 A1. & KR 2001-081090 A	1-6

Further documents are listed in the continuation of Box C.

See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
09 April, 2004 (09.04.04)

Date of mailing of the international search report
27 April, 2004 (27.04.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Faxsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000547

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 02/53812 A1 (Shin-Etsu Handotai Co., Ltd.), 11 July, 2002 (11.07.02), Full text; all drawings & JP 2002-201093 A Full text; all drawings & US 2003/0116082 A & CN 1406292 A & KR 2002-081370 A	1-6
Y	WO 00/62343 A1 (Shin-Etsu Handotai Co., Ltd.), 19 October, 2000 (19.10.00), Full text; all drawings & JP 2000-294470 A Full text; all drawings & EP 1100127 A1 & US 6461939 B1 & KR 2001-025120 A	3
Y	EP 971395 A1 (SHIN-ETSU HANDOTAI CO., LTD.), 12 January, 2000 (12.01.00), Full text; all drawings & JP 2000-30995 A Full text; all drawings & US 6284629 B1 & KR 2000-011406 A	3

国際調査報告

国際出願番号 PCT/JP2004/000547

A. 発明の属する分野の分類(国際特許分類(IPC))
Int. C1' H01L27/12, C30B29/06

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))
Int. C1' C23C14/48, C30B29/06, H01L21/02, H01L21/76,
H01L27/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2004年
日本国実用新案登録公報	1996-2004年
日本国登録実用新案公報	1994-2004年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-44398 A(三菱マテリアルシリコン株式会社)2001.02.16, 全文, 全図(ファミリーなし)	1-6
Y	WO 01/36719 A1(信越半導体株式会社)2001.05.25, 全文, 全図 &JP 2001-146498 A, 全文, 全図 &EP 1170405 A1&KR 2001-081090 A	1-6
Y	WO 02/53812 A1(信越半導体株式会社)2002.07.11, 全文, 全図 &JP 2002-201093 A, 全文, 全図 &US 2003/0116082 A1&CN 1406292 A&KR 2002-081370 A	1-6

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

09.04.2004

国際調査報告の発送日

27.4.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

綿引 隆

4M 2934

電話番号 03-3581-1101 内線 3460

C(続き) .	関連すると認められる文献	関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	WO 00/62343 A1(信越半導体株式会社)2000.10.19, 全文, 全図 &JP 2000-294470 A, 全文, 全図 &EP 1100127 A1&US 6461939 B1&KR2001-025120 A	3
Y	EP 971395 A1(SHIN-ETSU HANDOTAI COMPANY LIMITED)2000.01.12, 全文, 全図 &JP 2000-30995 A, 全文, 全図 &US 6284629 B1&KR 2000-011406 A	3